# 第六周学习指南

## 6.1 课程内容

课程内容包括慕课中第五章同步时序逻辑电路的5.2节同步时序逻辑电路分析和5.3节同步时序逻辑电路的设计中的前三个视频，分别是同步时序逻辑电路设计的一般步骤、原始状态图1和原始状态图2。同时要求大家开始学习logisim。

在了解时序逻辑电路结构的基础上，掌握同步时序逻辑电路的分析方法，并开始学习同步时序逻辑电路设计中的第一步，也是最为关键的一步，就是原始状态图，如何根据设计要求绘制原始状态图是同步时序逻辑电路的关键。

Logisim是一个开源的数字逻辑电路设计模拟软件，简单易用，我们后面的实验都是使用logisim软件实现。

## 6.2 教学重点

**1. 同步时序逻辑电路表格分析法**

* Mealy型电路和Moore型电路的判断。状态输出的电路是特殊的Moore型电路。
* 熟练掌握表格分析法的步骤：激励函数和输出函数表达式；次态真值表；状态表和状态图；逻辑功能描述。
* 熟悉常见的同步时序逻辑电路的功能：计数、序列检测、代码检测。
* 能够根据输入信号绘制时间图。

**2. 同步时序逻辑电路代数分析法**

* Mealy型电路和Moore型电路的判断。状态输出的电路是特殊的Moore型电路。
* 熟练掌握代数分析法的步骤：激励函数和输出函数表达式；次态方程组；状态表和状态图；逻辑功能描述。
* 熟悉常见的同步时序逻辑电路的功能：计数、序列检测、代码检测。
* 能够根据输入信号绘制时间图。
* 关于同步时序逻辑电路的分析，是课程的重点之一，建议仔细阅读教材。

**3. 同步时序逻辑电路的一般设计步骤**

* 了解同步时序逻辑电路的一般设计步骤。

**4. 原始状态图1**

* 熟练掌握如何绘制原始的状态图。

**5. 原始状态图2**

* 熟练掌握如何绘制原始的状态图。
* 理解Mealy型电路和Moore型电路原始状态图的区别。
* 理解可重叠和不可重叠序列检测器的区别。
* 理解序列检测器和代码检测器的区别。

6．Logisim实验平台

* 了解Logisim中设计、绘制电路的方法。
* 通过实验2logisim实验平台介绍了解Logisim。
* 可以通过慕课中谭志虎老师的[计算机硬件系统设计](https://www.icourse163.org/course/HUST-1205809816)课程中的相关部分进一步学习logisim。

## 6.3 本周作业及要求

**习题五：5.3；5.4；5.5；5.7。**

5.3 已知状态图如图5.54所示，输入序列为X=11010010，设初始状态为A，求状态和输出响应序列。

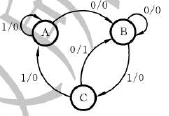


图5.54 状态图

5.4 分析图5.55所示逻辑电路。假定电路初始状态为”00”，说明该电路逻辑功能。

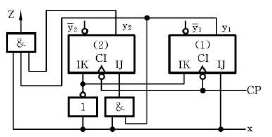


图5.55 逻辑电路图

要求：（1）电路的类型（Mealy型还是Moore型）；

（2）激励函数表达式和输出函数表达式；

（3）次态真值表或者次态方程组；

（4）状态表和状态图；

（5）逻辑电路功能。

5.5 分析图5.56所示逻辑电路，说明该电路功能。



图5.56 逻辑电路图

要求：（1）电路的类型（Mealy型还是Moore型）；

（2）激励函数表达式和输出函数表达式；

（3）次态真值表或者次态方程组；

（4）状态表和状态图；

（5）逻辑电路功能。

5.7 作出“0101”序列检测器的Mealy型原始状态图和Moore型原始状态图。典型的输入/输出序列如下：

输入x 1 1 0 1 0 1 0 1 0 0 1 1

输出Z 0 0 0 0 0 1 0 1 0 0 0 0